

Liquid crystal display using organic insulating material and manufacturing methods thereof

Publication number: CN1183570

Publication date: 1998-06-03

Inventor: RHO SOO-GUY (KR); LEE JUNG-HO (KR)

Applicant: SAMSUNG ELECTRONICS CO LTD (KR)

Classification:

- international: G02B5/00; G02F1/1333; G02F1/1335; G02F1/1339; G02F1/136; G02F1/1362; G02F1/1368; H01L21/336; H01L29/786; G02B5/00; G02F1/13; H01L21/02; H01L29/66; (IPC1-7): G02F1/13

- European: G02F1/1362C; G02F1/1362H

Application number: CN19971022912 19971125

Priority number(s): KR19960057610 19961126, KR19970038854 19970814, KR19970048775 19970925

Also published as:

US6057896 (A1)

JP2004110054 (A)

JP10186408 (A)

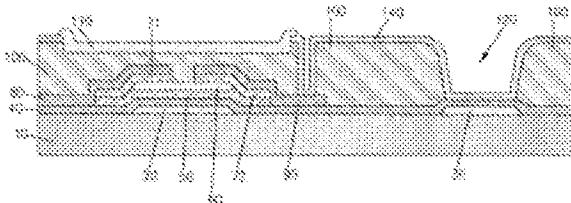
CN1148600C (C)

[Report a data error](#)

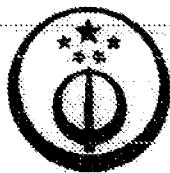
Abstract not available for CN1183570

Abstract of corresponding document: **US6057896**

A passivation layer is formed by coating a flowable insulating material on the substrate where a thin film transistor and a storage capacitor electrode, and a pixel electrode is formed on the passivation layer. A portion of the passivation layer is etched using the pixel electrode as a mask to make a groove on the thin film transistor, and then a black matrix is formed by filling an organic black photoresist in the groove. To increase the storage capacitance, a portion of the passivation layer is removed or to form a metal pattern on the storage capacitor electrode. A flowable insulating material is used as a gate insulating layer to planarize the substrate. In the case of the etch stopper type thin film transistor, a photo definable material is used as the etch stopper layer to reduce the parasitic capacitance between the gate electrode and the drain electrode.



Data supplied from the **esp@cenet** database - Worldwide



[12]发明专利申请公开说明书

[21]申请号 97122912.0

[43]公开日 1998年6月3日

[11]公开号 CN 1183570A

[22]申请日 97.11.25

[74]专利代理机构 柳沈知识产权律师事务所

[30]优先权 [32]96.11.26 [33]KR [31]57610 / 96

代理人 陶风波

[32]97.8.14 [33]KR [31]38854 / 97

[32]97.9.25 [33]KR [31]48775 / 97

[76]申请人 三星电子株式会社

地址 韩国京畿道

[72]发明人 卢水贵 李庭镐

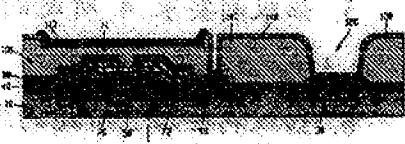
权利要求书 5 页 说明书 12 页 附图页数 24 页

[54]发明名称 使用有机绝缘材料的液晶显示器及其制

造方法

[57]摘要

通过在基片上涂可流动的绝缘材料形成一钝化层，薄膜晶体管和存储电容器电极以及像素电极形成于钝化层上。使用像素电极作为掩模刻蚀钝化层的一部分，在薄膜晶体管上形成沟槽，接着，通过在沟槽中填充一种有机黑色光致抗蚀剂形成黑色基体。为增大存储电容，去除钝化层的一部分或者在存储电容器电极上形成一金属图案。一种可流动的绝缘材料用作栅绝缘层以使基片表面平面化。在刻蚀阻挡层型薄膜晶体管中，使用一种感光材料作为刻蚀阻挡层以减小栅电极和漏极间的寄生电容。



权 利 要 求 书

1. 一种用于液晶显示器的薄膜晶体管基片，包括：
一个透明绝缘基片；
5 一基片上的薄膜晶体管，它包括一栅电极，一个漏极，一个源极，一个棚绝缘层和一个半导体层；
一个在薄膜晶体管上与基片相对的钝化层，该钝化层具有一可流动的绝缘材料，其具有临近薄膜晶体管的沟槽；
10 填充于沟槽内的黑色基体；和
连接到漏极的像素电极。
2. 如权利要求1所述的薄膜晶体管基片，其中，钝化层有一个露出漏极的第一接触孔，像素电极在钝化层上并通过第一接触孔连接到漏极上。
3. 如权利要求2所述的薄膜晶体管基片，还包括一基片上的存储电容器电极，其中，该棚绝缘层延伸到存储电容电极上的与基片相对侧，并且其中15 像素电极延伸在棚绝缘层上的与存储电容电极相对侧。
4. 如权利要求3所述的薄膜晶体管基片，其中，钝化层是由有机绝缘层制成的。
5. 如权利要求4所述的薄膜晶体管基片，其中，钝化层的介电常数是2.4 - 3.7。
- 20 6. 如权利要求3所述的薄膜晶体管基片，其中，黑色基体是由有机黑色光致抗蚀剂制成的。
7. 如权利要求6所述的薄膜晶体管基片，其中，有机黑色光致抗蚀剂的表面电阻等于或大于 10^{10} 欧姆/方。
8. 如权利要求3所述的薄膜晶体管基片，其中，钝化层延伸至存储电容25 器电极上的棚绝缘层上。
9. 如权利要求8所述的薄膜晶体管基片，还包括一位于存储电容器电极上的棚绝缘层之上的金属图案，并且
其中，棚绝缘层有一个露出存储电容器电极的第二接触孔，金属图案通过第二接触孔连接到存储电容器电极。
- 30 10. 如权利要求8所述的薄膜晶体管基片，其中，位于存储电容器电极

样减小了栅极和漏极间的寄生电容。一氧化硅层可形成于可流动的栅绝缘层和由不定形硅制成的半导体层之间，以阻止不定形硅层的界面特性变坏。最好使用有机绝缘材料，有机栅绝缘层的厚度最好是2,500~5,500埃。氮化硅层的厚度最好是500~800埃。

5 对于一刻蚀阻挡型 TFT 基片，一种感光材料(photo definable material)用作刻蚀阻挡层，以减小栅极和漏极间的寄生电容，使过程变得简单。最好使用有机材料，刻蚀阻挡层的厚度最好为3,000~5,000埃。

为保持 TFT 基片和彩色滤光基片间的单元间隙，由感光有机材料制成的隔垫形成于彩色滤光基片上，隔垫形成于彩色滤光片之间，它们形成的位置

10 相应于 TFT 基片上的各薄膜晶体管。

为制造本发明的 TFT 基片，用于形成一栅绝缘层的可流动绝缘层涂于一具有栅电极的基片上。一氧化硅层淀积于可流动的绝缘层上。一半导体层形成于氮化硅层上，除位于半导体层下的部分外，氮化硅层被刻蚀掉。

在刻蚀阻挡层是由感光材料制成的情况下，一感光有机层涂于半导体层上，并构图以形成一刻蚀阻挡层。使刻蚀阻挡层构图的方法包括以下步骤：从基片背侧将有机层曝光；使用一刻蚀阻挡掩模从基片的前侧将有机层曝光；使有机层显影；以及对有机层进行热处理。

接着，一欧姆接触层，一数据图案顺序形成。涂上用于钝化层的可流动的绝缘材料，钝化层位于存储电容器电极上的部分被除去。

20 然后，淀积一ITO(铟锡氧化物)层，并构图在像素区形成一像素电极，使用像素电极作为掩模将钝化层刻蚀到一深度，有机黑色光致抗蚀剂平坦地填充于刻蚀区，形成一黑色基体。

以下结合附图来详述本发明的优选实施例。附图中：

图1是一现有的BM on TFT 基片的剖视图；

25 图2显示了本发明第一实施例的一TFT 基片的平面布置图；

图3示出了图2所示的TFT 基片沿III - III'线的剖视图；

图4~11分别是第二至第九实施例的TFT 基片的剖视图；

图12示出了本发明一个实施例的彩色滤光基片的剖视图；

图13示出了本发明一个实施例的液晶显示器单元的剖视图；

30 图14A示出了图12所示的彩色滤光基片的平面布置图，以显示隔垫的

位置；

图 14B 是图 14A 所示的彩色滤光基片沿 XIV - XIV' 线的剖视图；

图 15A、16A 和 17A 显示了本发明第一实施例的中间结构的平面布置图，用以说明制造 TFT 基片的一种方法；

图 15B、16B 和 17B 示出了 TFT 基片沿图 15A 的 XV - XV' 线，图 16A 的 XVI - XVT 线和图 17A 的 XVII - XVII' 线的剖视图；

图 18 和 19 显示了本发明的第六实施例中间结构的剖视图，用以说明制造 TFT 基片的一种方法。

图 20 和 21 显示了本发明第八实施例中间结构的剖视图，用以说明制造 TFT 基片的一种方法。

下文中将参考附图对本发明进行更为完整的描述，附图中显示了本发明的优选实施例。然而，本发明可以有不同的实施形式，并不仅局限于这里提出的实施例。相反，这些实施例是为了充分地公开本发明并使本领域的技术人员更完整地理解本发明的范畴。在附图中，为了清晰起见，对层和区域的厚度进行了放大。

根据本发明的实施例，液晶显示器包括一个由 TFT 基片和一彩色滤光基片组成的液晶单元；注射到单元中的液晶材料；驱动集成电路(ICS)以及辅助装置。

图 2 显示了本发明第一实施例的 TFT 基片的平面布置图，图 3 示出了图 2 所示的 TFT 基片沿 III - III' 线的剖视图。

如图 2 和 3 所示，从外部传递扫描信号的栅极线 21、作为栅极线 21 的分支的栅电极 20 和平行于栅极线 21 的存储电容器电极 30 形成于一透明绝缘基片 10，诸如玻璃上。栅绝缘层 40 形成于其上。

垂直于栅极线 21 并从外部传递显示信号的数据线 81 形成于栅绝缘层 40 的部分上。不定形硅(a - Si)层 50 形成于位于栅电极 20 上的栅绝缘层 40 上。刻蚀阻挡层 60 和由重掺杂的具有 n 型离子($n^+ a - Si$)的不定形硅制成的欧姆接触层 71 和 72 顺序形成于 a - Si 层 50 上。源极 80 和漏极 90 分别形成于欧姆接触层 71 和 72 上，且将源极 80 连接到数据线 81。

这里，栅电极 20、源极 80、漏极 90、栅绝缘层 40、欧姆接触层 71 和 72 以及 a - Si 层 50 形成一个 TFT。TFT 的沟道产生于源极 80 和漏极 90 间的 a - Si 层 50 部分。当扫描信号通过栅极线 21 施加于栅电极 20 时，TFT 导通，通过数据线 81 到达源极 80 的显示信号通过 a - Si 层 50 内的沟道流

入漏极 90.

具有平坦表面的钝化层 100 形成于 TFT 和栅绝缘层 40 上，钝化层 100 是由一种可流动的有机绝缘材料制成，它具有 2.4 - 3.7 的低介电常数，厚度为 2.0 - 4.0 μ m.

5 与通常用作钝化层的氮化硅层相比，比氮化硅层厚 10 倍的有机绝缘层具有几乎相同的透射率。例如，相对于可见光来说，2.5 微米的有机绝缘层与 0.2 微米的氮化硅层具有相同的透射率。

可流动的绝缘材料可以是例如由 Dow Chemical Co. 生产的 photo-BCB、BCB 或 PFCB；由 JSR Co. 生产的聚丙烯光致抗蚀剂；和聚酰亚胺和 10 SOG(Spin on glass)。由于这些材料是可流动的，通过使用旋涂法就能使钝化层具有平坦的表面。

钝化层 100 具有一暴露漏极 90 的接触孔 130，钝化层 100 位于存储电容器电极 30 上的部分变薄以形成一沟槽或除掉以露出栅绝缘层 40。在由栅极线 21 和数据线 81 确定的像素区中，由 ITO(铟锡氧化物)制成的像素电极 15 140 形成于钝化层 100 上，像素电极 140 通过接触孔 130 连接到漏极 90 上，并从漏极 90 接收显示信号以驱动液晶分子。

钝化层上没有被像素电极 140 覆盖的部分位于 TFT、栅极线 21 和数据线 81 上，被刻蚀一定深度以形成一沟槽。由有机黑色光致抗蚀剂制成的黑色基体 110 填充在沟槽中并具有一平坦表面。黑色基体 110 的厚度是 0.5 - 1.7 20 微米，黑色基体 110 的光学密度等于或大于 2.5，以便使之具有足够的光屏蔽特性。黑色基体 110 的厚度可随可得到的材料而改变，特别是其厚度依赖于材料的光学密度。如果使用具有高光学密度的材料，可降低黑色基片的厚度。由于像素电极 140 和钝化层 100 相接触，最好黑色基体 110 具有较高电阻，例如，它的表面电阻最好等于或大于 $10^{10} \Omega$ / 方。

25 碳基有机材料或颜料型有机材料可用作黑色基体 110，由于碳基有机材料的光学密度比颜料型材料高，最好用碳基有机材料。然而，具有高光学密度的石墨型有机材料由于它的低表面电阻，不太适合用于黑色基体。

存储电容器电极 30 和像素电极 140 形成一个存储电容器。由于电极 30 和 140 间有厚的钝化层 100，存储电容不够大。为了补偿存储电容，在电极 30 和 140 间的钝化层部分可除掉或变薄。

TFT 基片还可以有一些其它改进结构以补偿存储电容。图 4 - 6 示出了

本发明的第二至四实施例的 TFT 基片的剖视图，这些实施例通过改进补偿了存储电容。

根据本发明的第二实施例，如图 4 所示，钝化层 100 位于存储电容器电极 30 上的部分被除去，且栅绝缘层 40 位于存储电容器电极 30 上的部分比其它部分薄一些。为保持栅绝缘层 40 位于存储电容器电极 30 上的部分的厚度均匀，栅绝缘层 40 可包括具有不同刻蚀率的两层，位于存储电容器电极 30 上的上层部分可被除去。

根据本发明第三实施例，如图 5 所示，一在栅绝缘层 40 位于存储电容器电极 30 上的部分之上形成了一金属图案 31。金属图案 31 通过栅绝缘层 40 中的接触孔 32 连接到存储电容器电极 30，并且被钝化层 100 所覆盖。

根据本发明第四实施例，如图 6 所示，一在栅绝缘层 40 位于存储电容器电极 30 上的部分之上形成了一金属图案 31。位于金属图案 31 上的钝化层 100 部分被除去，形成一接触孔 120，像素电极 140 通过接触孔 120 覆盖于金属图案 31 上。

如上所述，由于具有低介电常数的有机钝化层 100 形成于像素电极 140 和数据线 81 之间，像素电极 140 和数据线 81 间的耦合电容减小，因而像素电极 140 有可能覆盖数据线 81 和栅极线 21。相应地，通过减小黑色基体所占的面积并增大像素电极所占的面积，可使 TFT 的开口率(aperture ratio)变大。

另外，由于黑色基体 110 形成于 TFT 基片上，由黑色基体的背光反射产生的光感应泄漏电流减小。而且，由于 TFT 基片的表面是平坦的，因而，阻止或减小了由图案高度差而引起的校准层缺陷问题。

图 7 示出了本发明第五实施例的回蚀型 TFT 基片的剖视图，其 TFT 的平面布置图大致上同图 2 一样。本实施例的 TFT 基片的结构基本上同图 3 所示的第一实施例相同。然而，本实施例的 TFT 没有刻蚀阻挡层。

因此，TFT 的 a-Si 层 50 的沟道区直接与有机绝缘层相接触。然而，事实证明 TFT 的特性不受影响。

除了 TFTs 的结构之外，类似于本发明第二至四实施例，TFT 基片可具有一些其它改进结构以补偿存储电容。

一种可流动的绝缘层也用作栅绝缘层以使栅绝缘层具有平坦的表面。根据本发明的第六实施例，一栅绝缘层是包括一可流动的绝缘层和一氮化硅层

说 明 书 附 图

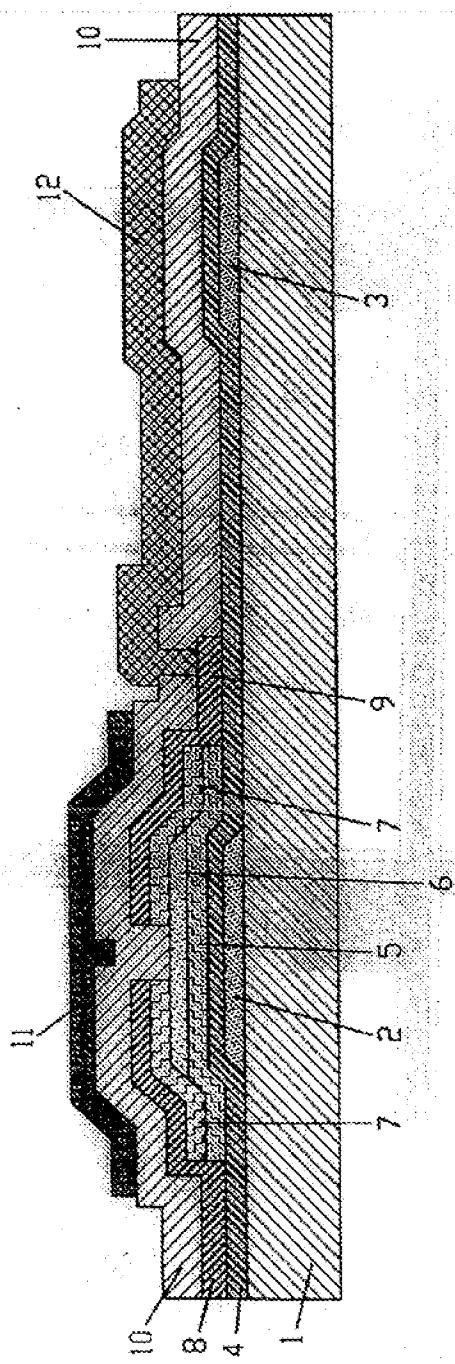


图 1

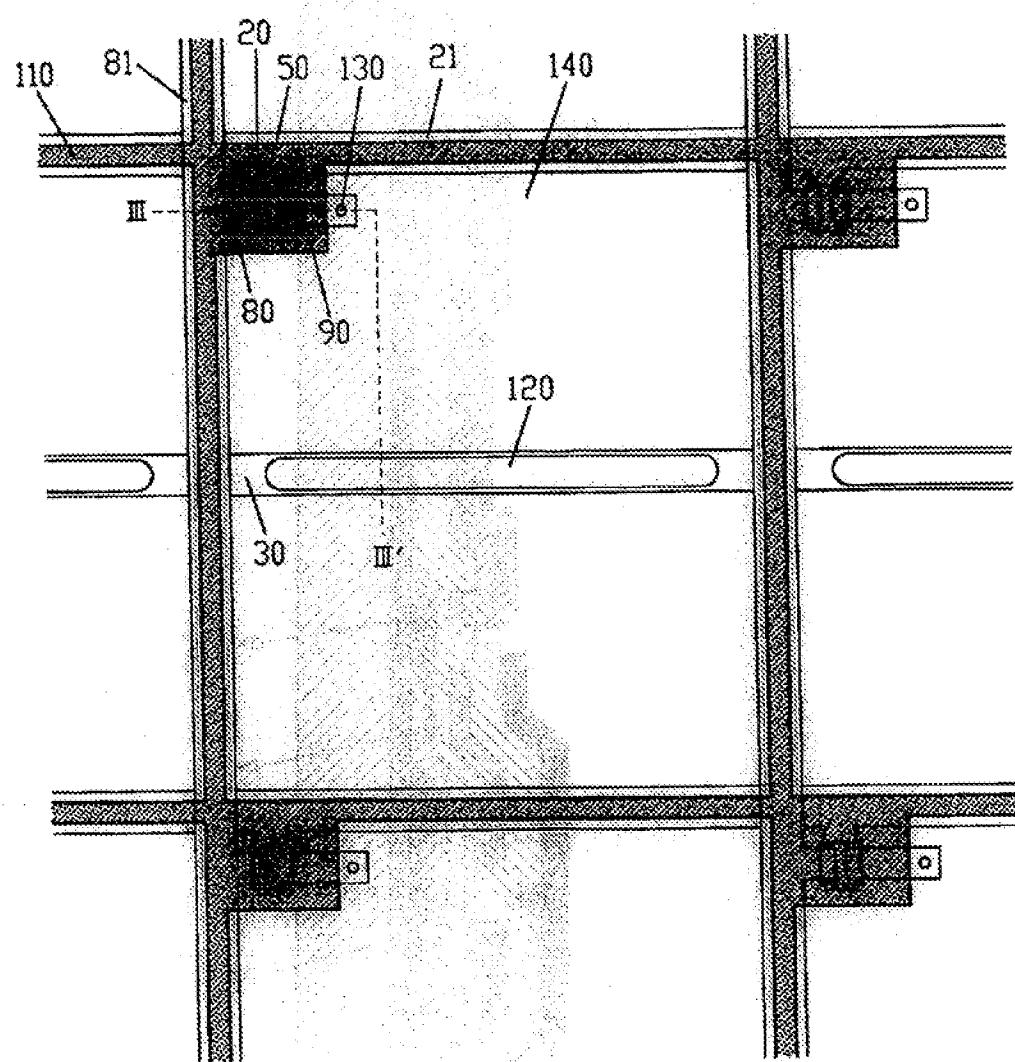


图 2

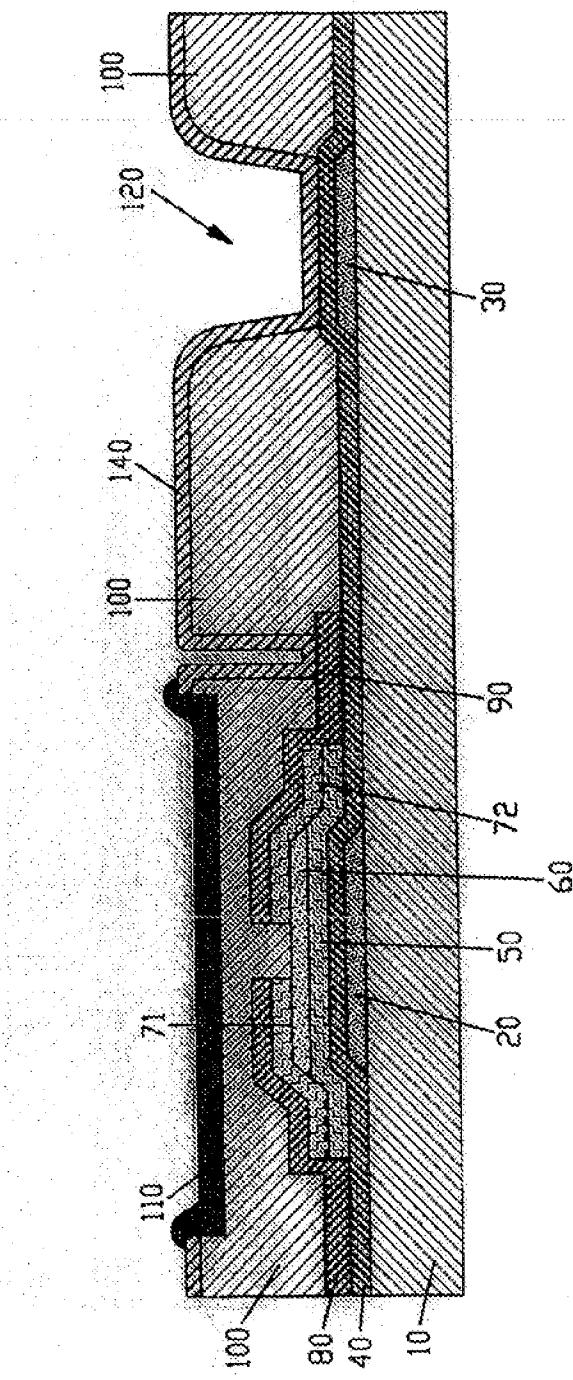


图 3

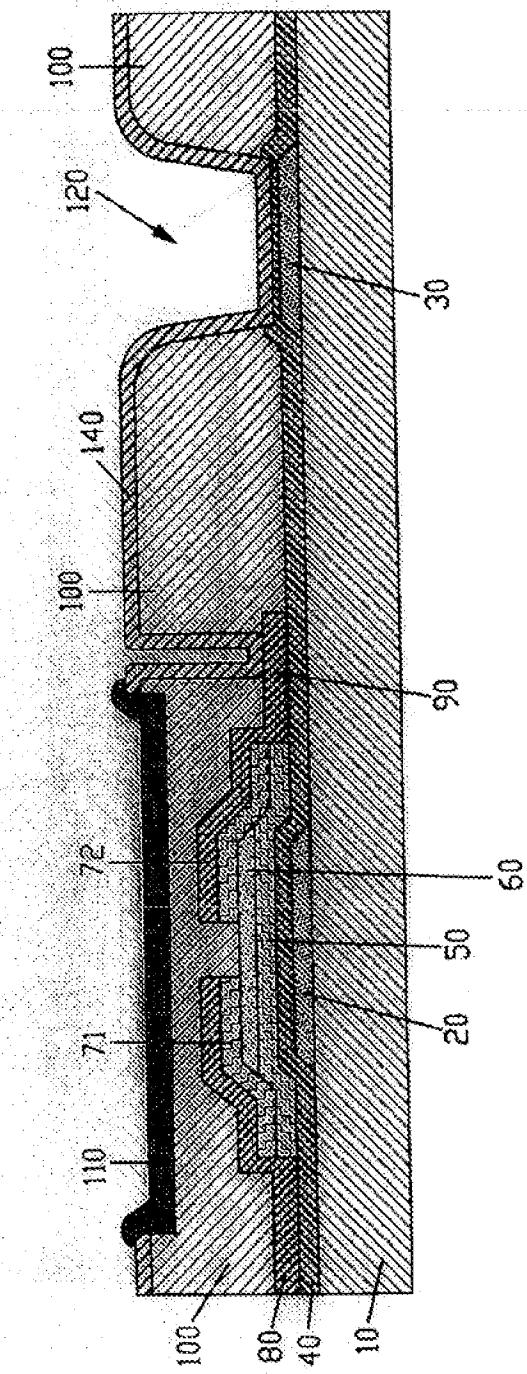


图 4